

ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ



ЗАТВЕРДЖУЮ

Декан ФІТ

Савенко О.С.

вересня 2022 р.

РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Комп'ютерна схематехніка та системи автоматизованого проектування
Назва

Галузь знань 12 – Інформаційні технології

Спеціальність 123 – Комп'ютерна інженерія очна денна форма здобуття освіти

Освітня програма Комп'ютерна інженерія та програмування

Статус дисципліни: обов'язкова, дисципліна професійної підготовки

Факультет – Інформаційних технологій

Кафедра – Комп'ютерної інженерії та інформаційних систем

Форма здобуття освіти	Курс	Семестр	Загальне навантаження		Кількість годин							Форма семестрового контролю			
			Кредити ЄКТС	Години	Аудиторні заняття							Курсовий проект	Курсова робота	Залік	Іспит
					Разом	Лекції	Лабораторні роботи	Практичні заняття	Індивідуальна робота студента	Самостійна робота, в т.ч. ІРС					
ОД	3	5	7.0	210	68	17	34	17		142	-	-		+	
Разом			7.0	210	68	17	34	17		142	-	-		1	

Робоча програма складена на основі стандарту вищої освіти зі спеціальності 123 Комп'ютерна інженерія, освітньо-професійної програми та навчального плану

Програма складена  В.М. Стецюк
Підпис Ініціали, прізвище викладача(ів)

Схвалена на засіданні кафедри Комп'ютерної інженерії та інформаційних систем

Протокол 1 від 12.08.2022 р.

Зав. кафедри КІПС  Т.О. Говорушенко
Підпис Ініціали, прізвище

Робоча програма розглянута та схвалена Вченою радою факультету інформаційних технологій

Голова Вченої ради  О.С. Савенко
Підпис Ініціали, прізвище

Вступ

Мета викладання дисципліни. Дисципліна "Комп'ютерна схемотехніка та системи автоматизованого проектування" є однією із спеціальних профільюючих дисциплін і тому займає провідне місце у підготовці бакалаврів комп'ютерної інженерії.

Метою дисципліни "Комп'ютерна схемотехніка та системи автоматизованого проектування" є: 1) забезпечення базової підготовки студентів в галузі теорії проектування апаратного забезпечення комп'ютерів; 2) формування компетентностей, необхідних для розробки структурних, функціональних та принципів електричних схем типових цифрових пристроїв ЕОМ; 3) оволодіння методами синтезу типових комп'ютерних пристроїв, засобами аналізу функціональних операційних елементів та пристроїв сучасної цифрової апаратури, засобами автоматизованого проектування цифрових вузлів ЕОМ.

Предмет дисципліни. Методи синтезу та аналізу схем та процесів у типових цифрових пристроях та вузлах комп'ютерів.

Завдання дисципліни. Формування у студентів знань та вмінь при розв'язанні складних задач в галузі схемотехніки для комп'ютерів та комп'ютеризованих технічних засобів комп'ютерної інженерії:

знати:

- тенденції та новітні технології розвитку науки та техніки в галузі комп'ютерної інженерії;
- можливості сучасних та перспективних засобів автоматизованого проектування.
- актуальні проблеми теорії побудови комп'ютерів, основні терміни та визначення;
- логічні способи організації функціональних елементів ЕОМ;
- методи дослідження систем, проведення порівняльного аналізу;
- методи пошуку оптимальних рішень з опорою на математичні методи розв'язання задач, орієнтованих на використання комп'ютерів;

вміти:

- виконувати розробку, аналіз та синтез структурних схем типових функціональних вузлів комп'ютерів, аналізувати їх технічні параметри, орієнтуватися в різноманітних комплектах ІС і особливостях їх використання;
- ставити завдання, давати порівняльну характеристику різних варіантів рішень на етапах розробки цифрових пристроїв;
- оформляти прийняте технічне рішення у вигляді комплексу технічної документації;

бути здатним:

- абстрактно мислити, аналізувати в процесі розробки типових вузлів комп'ютерів;
- користуватися сучасним математичним апаратом для розв'язання інженерних та наукових завдань по розробці операційних автоматів та функціональних вузлів комп'ютерів, що виникають при розробці та дослідженні комп'ютерів, розробляти мікроалгоритми та мікропрограми реалізації різних операцій;
- використовувати імітаційне моделювання для дослідження цифрових пристроїв на різних етапах їх проектування;
- демонструвати та використовувати знання та розуміння технічних характеристик та конструктивних особливостей елементної бази, теоретичних основ комп'ютерної логіки та комп'ютерної арифметики для вирішення поставленої задачі проектування типових вузлів і блоків комп'ютерів.
- аргументувати вибір методів вирішення завдань, давати порівняльну характеристику різних варіантів рішень на етапах розробки цифрових пристроїв;

Компетентності, на формування яких спрямовано ОК:

Інтегральна компонента – Здатність розв’язувати складні спеціалізовані задачі та практичні проблеми під час професійної діяльності в комп’ютерній галузі або навчання, що передбачає застосування теорій та методів комп’ютерної інженерії і характеризується комплексністю та невизначеністю умов

ЗК1 – Здатність до абстрактного мислення, аналізу і синтезу

ЗК2 – Здатність вчитися і оволодівати сучасними знаннями

ЗК3 – Здатність застосовувати знання у практичних ситуаціях

ЗК4 – Здатність спілкуватися державною мовою як усно, так і письмово

ЗК7 – Вміння виявляти, ставити та вирішувати проблеми

ЗК11 – Здатність до розуміння предметної галузі та професійної діяльності

ЗК12 – Здатність використовувати інформаційні та комунікаційні технології

ЗК13 – Здатність розв’язувати поставлені задачі та приймати відповідні рішення

ФК1 – Здатність застосовувати законодавчу та нормативно-правову базу, а також державні та міжнародні вимоги, практики і стандарти з метою здійснення професійної діяльності в галузі комп’ютерної інженерії

ФК5 – Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп’ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо.

ФК12 – Здатність ідентифікувати, класифікувати та описувати роботу програмно-технічних засобів, комп’ютерних систем та кіберфізичних систем, мереж та їхніх компонентів шляхом використання аналітичних методів і методів моделювання

ФК14 – Здатність проектувати системи та їхні компоненти з урахуванням усіх аспектів їх життєвого циклу та поставленої задачі, включаючи створення, налаштування, експлуатацію, технічне обслуговування та утилізацію

ФК15 – Здатність аргументувати вибір методів розв’язування спеціалізованих задач, критично оцінювати отримані результати та захищати прийняті рішення

ФК16 – Здатність до аналізу, синтезу і оптимізації комп’ютерних та інформаційних технологій з використанням математичних моделей і методів

ФК17 – Здатність забезпечувати проектування та розроблення якісних програмних і технічних засобів комп’ютерних систем та мереж

Програмні результати навчання, на забезпечення яких спрямовано ОК:

ПРН1 – Знати і розуміти наукові положення, що лежать в основі функціонування комп’ютерних засобів, систем та мереж

ПРН3 – Знати новітні технології в галузі комп’ютерної інженерії

ПРН6 – Вміти застосовувати знання для ідентифікації, формулювання і розв’язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей

ПРН7 – Вміти розв’язувати задачі аналізу та синтезу засобів, характерних для спеціальності

ПРН9 – Вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації програмно-технічних засобів комп’ютерних систем та мереж для вирішення технічних задач спеціальності

ПРН11 – Вміти здійснювати пошук інформації в різних джерелах для розв’язання задач комп’ютерної інженерії

ПРН13 – Вміти ідентифікувати, класифікувати та описувати роботу комп’ютерних систем та їх компонентів

ПРН15 – Вміти виконувати експериментальні дослідження за професійною тематикою

ПРН17 – Спілкуватись усно та письмово з професійних питань українською мовою та однією з іноземних мов

ПРН18 – Використовувати інформаційні технології для ефективного спілкування на професійному та соціальному рівнях

ПРН19 – Здатність адаптуватись до нових ситуацій, обґрунтовувати, приймати та реалізовувати у межах компетенції рішення

ПРН20 – Усвідомлювати необхідність навчання впродовж усього життя з метою поглиблення набутих та здобуття нових фахових знань, удосконалення креативного мислення

ПРН21 – Якісно виконувати роботу та досягати поставленої мети з дотриманням вимог професійної етики

Комп'ютерна схемотехніка та системи автоматизованого проєкування.

Тип дисципліни	Обов'язкова
Рівень вищої освіти	Перший (бакалаврський)
Мова навчання	Українська
Семестр	5
Кількість встановлених кредитів ЄКТС	7,0
Форми здобуття освіти	Очна денна

Результати навчання. Студент, який успішно завершив вивчення дисципліни, повинен: знати і розуміти наукові положення, що лежать в основі функціонування комп'ютерних засобів, систем та мереж; знати новітні технології в галузі комп'ютерної інженерії; вміти застосовувати знання для ідентифікації, формулювання і розв'язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей; вміти розв'язувати задачі аналізу та синтезу засобів, характерних для спеціальності; вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації програмно-технічних засобів комп'ютерних систем та мереж для вирішення технічних задач спеціальності; вміти здійснювати пошук інформації в різних джерелах для розв'язання задач комп'ютерної інженерії; вміти ідентифікувати, класифікувати та описувати роботу комп'ютерних систем та їх компонентів; вміти виконувати експериментальні дослідження за професійною тематикою; спілкуватись усно та письмово з професійних питань українською мовою та однією з іноземних мов; використовувати інформаційні технології для ефективного спілкування на професійному та соціальному рівнях; здатність адаптуватись до нових ситуацій, обґрунтовувати, приймати та реалізовувати у межах компетенції рішення; усвідомлювати необхідність навчання впродовж усього життя з метою поглиблення набутих та здобуття нових фахових знань, удосконалення креативного мислення; якісно виконувати роботу та досягати поставленої мети з дотриманням вимог професійної етики.

Зміст навчальної дисципліни (розділи). Загальні принципи побудови ЕОМ. Поняття архітектури і структури ЕОМ. Основні етапи проектування ЕОМ. Базові вузли ЕОМ комбінаційного типу. Перетворювачі кодів. Шифратори. Дешифратори. Лінійний дешифратор. Пірамідальний дешифратор. Мультиплексори. Демультіплексори. Комбінаційні пристрої зсуву. Комбінаційні суматори - двійкові, двійково-десяткові. Цифрові компаратори. Схеми з пам'яттю. Регістри. Лічильники. Секціонування лічильників. Нагромаджуючий суматор. Базова структура процесора. Арифметико-логічні пристрої додавання та віднімання, операція множення та її прискорення. Пристрої керування. Мікропрограмні автомати. Система команд процесора. Пристрої пам'яті.

Запланована навчальна діяльність: лекцій 17 год., лабораторних робіт 34 год., практичних робіт -17 год., самостійної роботи 142 год.; разом 210 год.

Методи навчання: словесні, наочні, проблемно-пошукові (лекції); пояснювально-ілюстративні, практичні, частково-пошукові (практичні та лабораторні заняття), дослідницькі, частково-пошукові (самостійна робота: індивідуальні завдання).

Форми оцінювання результатів навчання: захист лабораторних та практичних робіт, тестовий контроль, підсумковий контрольний захід.

Форма семестрового контролю: іспит

Навчальні ресурси:

1. Матвієнко М.П., Розен В.П. Комп'ютерна схемотехніка. Навчальний посібник - Київ: Видавництво Ліра-К, 2015. – 192 с.
2. Кравченко Ю.В. Архітектура комп'ютера. Частина 1: навчальний посібник/ Кравченко Ю.В., Лещенко О.О., Герасименко О.Ю., Труш О.В., Дахно Н.Б. - КНУ імені Тараса Шевченка, — К.: Каравела, 2022. – 259 с.
3. Модульне середовище для навчання MOODLE. Доступ до ресурсу: <https://msn.khnu.km.ua>.
4. Електронна бібліотека університету. Доступ до ресурсу: http://lib.khnu.km.ua/asp/php_f/plage_lib.php.

Викладач: ст. викладач Стецюк В.М.

1. СТРУКТУРА ЗАЛІКОВИХ КРЕДИТІВ ДИСЦИПЛІНИ

Назва теми	Кількість годин, відведених на:			
	Лекції	лабораторні роботи	Практичні роботи	самостійну роботу
5 семестр				
Тема 1. Поняття архітектури ЕОМ. Системи автоматизованого проектування цифрових вузлів ЕОМ	2	-	1	12
Тема 2. Базові вузли ЕОМ комбінаційного типу.	4	14	5	38
Тема 3. Базові вузли ЕОМ послідовнісного типу.	4	8	3	36
Тема 4. Арифметико-логічні пристрої та блоки керування ними. Принципи побудови процесрів ЕОМ.	7	12	8	56
Разом за семестр:	16/18	34	17	142

Примітка. * по чисельнику – 18 годин, по знаменнику – 16 годин (розрахунок здійснюється відповідно до розкладу занять)

2. ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

2.1. Зміст лекційного курсу

Номер лекції	Перелік змістових модулів, тем лекцій, їх анотації	Кількість годин
<i>5 семестр</i>		
Тема 1. Поняття архітектури ЕОМ. Системи автоматизованого проектування цифрових вузлів ЕОМ.		
1	<p>Електронні вузли ЕОМ. Сучасні системи автоматизованого проектування функціональних вузлів ЕОМ.</p> <p>Мета дисципліни. Загальні принципи побудови ЕОМ. Поняття архітектури і структури ЕОМ. Її архітектурні характеристики. групи архітектурних характеристик ЕОМ. Класифікація ЕОМ. Основні етапи розробки вузлів ЕОМ. Відображення інформації в цифровій формі.</p> <p>Можливості та основи функціонування систем автоматизованого схемотехнічного проектування в електроніці (ЕСАD). Основи формування моделей приладів та пристроїв на етапі моделінгу. Методи та види аналізу в ЕСАD, методи аналізу в сучасних програмах автоматизованого проектування. Етапи формування та розв'язання рівнянь математичних моделей схем в ЕСАD.</p> <p>Сучасні системи автоматизованого проектування цифрових вузлів ЕОМ.</p> <p>Літ.: [3,4,7,20,24,27]</p>	2
Тема 2. Базові вузли ЕОМ комбінаційного типу.		
2	<p>Перетворювачі кодів, мультиплексори та демультіплексори.</p> <p>Параметри імпульсів. Базові вузли ЕОМ комбінаційного типу. Перетворювачі кодів. Проектування перетворювача кодів за допомогою канонічного методу. Проектування перетворювача кодів за допомогою ПЛМ та ПЗУ. Шифратори. Повний та неповний шифратор. Приоритетний шифратор. Дешифратори. Лінійний дешифратор. Пірамідальний дешифратор. Матричний дешифратор. Нарощування розрядності дешифратора. Дешифратори на регулярних структурах: Типове використання дешифратора в технологічних системах. Структура та параметри мультиплексора. Одноканальні та багатоканальні мультиплексори. Реалізація логічних функцій мультиплексорами. Структура та параметри демультіплексора. Комбінаційні пристрої зсуву. Інтегральні мультиплексори та демультіплексори. Приклади реалізації пристроїв перетворювачів кодів, пристроїв зсуву, дешифраторів в САПР Altium Designer.</p> <p>Літ. [5-7,12-17,19]</p>	2
3	<p>Комбінаційні суматори цифрові компаратори.</p> <p>Одно розрядний двійковий та двійково-десятковий комбінаційний суматор. Багато розрядний послідовний та паралельний суматор. Комбінований паралельно-послідовний суматор. Порозрядне перенесення в суматорах. Схема прискорення порозрядного перенесення. Секціонування суматорів. Інтегральні суматори. Схеми контролю. Загальна характеристика схем порівняння. Схеми порівняння на рівне та менше-більше.</p>	2

	<p>Послідовні та паралельні компаратори. Використання компараторів для формування ознак (прапорців). Загальна характеристика схем контролю. Схема контролю по модулю два. контроль передачі даних. Реалізація базових комбінаційних вузлів на ПЗП та ПЛМ. Приклади реалізації пристроїв комбінаційних суматорів та цифрових компараторів в САПР Altium Designer.</p> <p>Літ.: [13-17,21,27,29]</p>	
Тема 3. Базові вузли ЕОМ послідовнісного типу.		
4	<p>Регістри, лічильники їх типи, методи проектування.</p> <p>Місце схем з пам'яттю в базових вузлах ЕОМ. Регістри. Послідовний регістр. Паралельний регістр. Нарощування розрядності регістра. Регістр зсуву. Реверсивний регістр. Сімейство інтегральних регістрів. Основні поняття та визначення. Методи проектування лічильників. Секціонування лічильників. Побудова лічильника з довільним коефіцієнтом лічби. Сімейство компонентів інтегральних лічильників. Приклади реалізації пристроїв з використанням регістрів та лічильників в САПР Altium Designer.</p> <p>Літ.: [13-17,21,27,29]</p>	2
5	<p>Нагромаджуючий суматор.</p> <p>Нагромаджуючий суматор на основі комбінаційного суматора. Нагромаджуючий суматор на тригерах. Приклади реалізації пристроїв на базі нагромаджуючого суматора в САПР Altium Designer з використанням бази сучасних інтегральних компонентів.</p> <p>Літ.: [13-17,21,27,29]</p>	2
Тема 4. Арифметико-логічні пристрої та блоки керування ними. Принципи побудови процесрів ЕОМ.		
6	<p>Арифметико-логічний пристрій. Реалізація операцій.</p> <p>Представлення чисел в ЕОМ. Кодування чисел. Арифметико-логічний пристрій для додавання та віднісвння цілих чисел в додаткових кодах. Реалізація операції алгебраїчного додавання цілих чисел в прямих кодах з використанням обернених кодів. Арифметичний пристрій додавання чисел з плаваючою комою. Алгоритм операції. Пристрій для вирівнювання порядків. Пристрій для додавання (віднімання) мантис. Нормалізація результату. Корекуція результату. Прискорення операції вирівнювання порядків та нормалізації мантиси результату. Пристрій для операції множення з початком від молодших розрядів. Алгоритм операції множення. Прискорення операції множення. Реалізація функціональних вузлів арифметико-логічних пристроїв в САПР Altium Designer.</p> <p>Літ.: [1,4,7,13-17,26-29]</p>	2
7	<p>Пристрої керування. Мікропрограмні автомати.</p> <p>Призначення пристроїв керування. Класифікація пристроїв керування. Пристрої керування з жорсткою логікою. Принцип мікропрограмного керування., Способи кодування мікрокоманд. Класифікація пристроїв керування з програмною пам'яттю. Алгоритм роботи та спрощена структурна схема пристрою мікропрограмного керування. Програмно-технічні засоби пристроїв мікропрограмного керування. Приклади реалізації функціональних вузлів пристроїв керування в САПР Altium Designer.</p> <p>Літ.: [4,6,10,11,13-17,23,29]</p>	2
8	<p>Побудова блоків керування операціями. Система команд процесора.</p>	2

	<p>Блоки керування операціями з послідовним виконанням мікрокоманд. Блок керування операціями з паралельним виконанням мікрокоманд. Формати мікрокоманд. Запуск блока керування операціями. Робота БК в режимі читання коду операції. Робота БК в режимі виконання операційної команд. Часові діаграми роботи конвеєрного блока керування операціями. Побудова системи команд процесора. Формат команди. Класифікація команд. Блок керування командами процесора. Структура блоку регістрів загального призначення. Побудова системи адресації операндів команд. Схеми основних режимів адресації. Принципи побудови кіберфізичних систем на базі мікроконтролерів з використанням САПР Altium Designer.</p> <p>Літ.: [4,6,10,11,13-17,23,29]</p>	
9	<p>Блок центрального керування ЕОМ.</p> <p>Побудова системи синхронізації. Поняття машинного такта та машинного циклу. Блок центрального керування. Генератор сигналів. Приклад його проєктування в САПР Altium Designer.</p> <p>Літ.: [4,6,10,11,13-17,23,29]</p>	2
Разом		16\18

2.2. Зміст лабораторних занять

№ п/п	Тема лабораторного заняття	Кількість годин
1	<p>Лабораторна робота №1 "Ознайомлення з технологією автоматизованого проєктування в середовищі Altium Designer на прикладі перетворювачів кодів"</p> <p>Літ.: [5-7,12-17,19]</p>	4
2	<p>Лабораторна робота №2 «Дослідження пірамідального дешифратора»</p> <p>Літ.: [5-7,12-17,19]</p>	4
3	<p>Лабораторна робота №3 «Дослідження матричного дешифратора»</p> <p>Літ.: [5-7,12-17,19]</p>	4
4	<p>Лабораторна робота №4 «Дослідження багатоканальних мультиплексорів і демультимплексорів»</p> <p>Літ.: [5-7,12-17,19]</p>	4
5	<p>Лабораторна робота №5 «Дослідження паралельного суматора із схемою прискорення перенесення»</p> <p>Літ.: [5-7,12-17,19]</p>	4
6	<p>Лабораторна робота №6 «Дослідження паралельного цифрового компаратора»</p> <p>Літ.: [5-7,12-17,19]</p>	4
7	<p>Лабораторна робота №7 «Дослідження реверсивного регістра»</p> <p>Літ.: [5-7,12-17,19]</p>	4
8	<p>Лабораторна робота №8 «Дослідження лічильника з довільним коефіцієнтом лічби»</p> <p>Літ.: [5-7,12-17,19]</p>	4
13	Підсумкове заняття	2
Разом:		34

2.3. Зміст практичних занять

№ п/п	Тема лабораторного заняття	Кількість годин
1	Практична робота №1. Логічні елементи з відкритим колектором в цифрових схемах. Розрахунок елементів схеми. Літ.: [5-7,12-17,19]	2
2	Практична робота №2. Розрахунок швидкодії матричного дешифратора розбленого в заданому базисі. Літ.: [5-7,12-17,19]	2
3	Практична робота №3. Синтез схеми регістра зсуву в заданому базисі. Літ.: [5-7,12-17,19]	2
4	Практична робота №4. Розробка арифметико-логічного пристрою для заданої операції з заданою розрядністю. Літ.: [1,4,7,13-17,26-29]	4
5	Практична робота №5. Розробка мікропрограмного автомата для заданої операції Літ.: [4,6,10,11,13-17,23,29]	4
6	Практична робота №6. Розробка функціональної схеми центрального керування ЕОМ. Літ.: [4,6,10,11,13-17,23,29]	2
13	Підсумкове заняття	1
	Разом:	17

2.4. Зміст самостійної (індивідуальної) роботи

Номер тижня	Вид самостійної роботи	К-ть годин
1	Опрацювання лекційного матеріалу по темі 1, підготовка до виконання лабораторної №1	8
2	Опрацювання лекційного матеріалу матеріалу по темі 2, підготовка до захисту лабораторної роботи №1 та виконання роботи №2	8
3	Опрацювання лекційного матеріалу матеріалу по темі 3, підготовка до захисту лабораторної роботи №2	8
4	Опрацювання лекційного матеріалу по темі 4, підготовка до захисту виконання лабораторної роботи №3	10
5	Опрацювання лекційного матеріалу по темі 5, продовження підготовки до захисту лабораторної роботи №3 та виконання роботи №4	8
6	Опрацювання лекційного матеріалу по темі 5, підготовка до захисту лабораторної роботи №4	12
7	Опрацювання лекційного матеріалу по темі 7, підготовка виконання роботи №5, та до тестування з тем 1-7.	12
8	Опрацювання лекційного матеріалу по темі 8, підготовка до захисту лабораторної роботи №5 та виконання роботи №6	8
9	Опрацювання лекційного матеріалу по темі 8, підготовка до захисту лабораторної роботи №6	7
10	Опрацювання лекційного матеріалу по темі 9, підготовка до виконання роботи №7	7

11	Опрацювання лекційного матеріалу по темі 9, підготовка до захисту лабораторної роботи №7 та виконання роботи №8	7
12	Опрацювання лекційного матеріалу по темі 9, підготовка до захисту лабораторної роботи №8	7
13	Опрацювання лекційного матеріалу по темі 10	7
14	Опрацювання лекційного матеріалу, підготовка до практичної роботи №6 та виконання роботи №10	7
15	Опрацювання лекційного матеріалу по темі 12	10
16	Опрацювання лекційного матеріалу по темі 13, підготовка до тестування з тем 8-13	8
17	Підготовка до захисту курсового проекту	8
	Разом:	142

Передбачено курсовий проект, на який виносяться виконання індивідуального завдання на тему „Проектування функціонального вузла ЕОМ із заданими параметрами” із захистом його на 14-15-ому тижнях. Керівництво самостійною роботою та контроль за виконанням індивідуального завдання здійснює викладач згідно з розкладом консультацій у позаурочний час.

Тема КП: Проектування арифметико логічного пристрою ЕОМ.

Індивідуальні завдання утворюються в залежності від номеру власного студентського квитка. Уточнення завдання і виконання КП проводиться в наступному порядку:

1. Визначаємо двійкову послідовність $d_4 - d_0$. Її значення визначається, як значення п'яти молодших розрядів у двійковій формі номера студентського квитка.
2. По табл.1 визначаємо тип функціонального вузла ЕОМ, проектування якого є завданням курсового проекту.
3. Уточнюємо параметри функціонального вузла у відповідно до інформації вказаної в таблиці 1.

Табл.1. Визначення типу функціонального пристрою.

d_0	Тип функціонального вузла ЕОМ	Уточнення параметрів функціонального вузла.
0	Арифметико-логічний пристрій (АЛП)	Табл.2
1	Пристрій керування для АЛП	Табл. 3

Табл. 2. Параметри арифметико-логічного пристрою ($d_0=0$).

Значення $d_4 - d_1$	Тип операції*	Тип суматора	Код представлення операндів	Розрядність операндів
0000	алгебраїчне додавання цілих чисел	паралельний	прямий	16
0001	множення цілих чисел	паралельний	прямий	8
0010	порівняння цілих чисел (більше)	паралельний	прямий	16
0011	порівняння цілих чисел (рівно)	паралельний	прямий	8
0100	порівняння цілих чисел (менше)	паралельний	прямий	16
0101	ділення цілих чисел	паралельний	прямий	16
0110	алгебраїчне додавання цілих чисел	паралельний	двійково-десятковий	8
0111	алгебраїчне додавання цілих чисел	паралельний	додатковий	16
1000	множення цілих чисел	паралельний	додатковий	8
1001	порівняння цілих чисел	паралельний	додатковий	16

	(більше)			
1010	порівняння цілих чисел (рівно)	паралельний	додатковий	8
1011	порівняння цілих чисел (менше)	паралельний	додатковий	16
1100	алгебраїчне додавання цілих чисел	послідовний	прямий	8
1101	алгебраїчне додавання цілих чисел	послідовний	додатковий	8
1110	порівняння цілих чисел (рівно)	послідовний	прямий	16
1111	порівняння цілих чисел (менше)	послідовний	додатковий	8

*Примітка. У всіх операціях контролюється переповнення розрядної сітки.

Табл. 3. Параметри пристрою керування АЛП ($d_0=1$).

Значення $d_4 - d_1$	Тип автомата	Тип операції	Розрядність операндів	Тип елементів пам'яті
0000	Мура	віднімання беззнакових чисел	4	JK-тригер
0001	Мура	віднімання беззнакових чисел	8	D-тригер
0010	Мура	віднімання беззнакових чисел	4	RS-тригер
0011	Мілі	додавання беззнакових чисел	4	JK-тригер
0100	Мілі	додавання беззнакових чисел	8	D-тригер
0101	Мілі	додавання беззнакових чисел	4	RS-тригер
0110	Мура	порівняння беззнакових чисел (рівно)	8	JK-тригер
0111	Мура	порівняння беззнакових чисел (менше)	4	D-тригер
1000	Мілі	порівняння беззнакових чисел (більше)	8	RS-тригер
1001	Мілі	порівняння беззнакових чисел (рівно)	4	JK-тригер
1010	Мікро-програмний	додавання знакових чисел	8	-
1011	Мікро-програмний	віднімання знакових чисел	8	-
1100	Мікро-програмний	порівняння беззнакових чисел (більше)	4	-
1101	Мікро-програмний	ділення беззнакових чисел	4	-
1110	Мікро-програмний	множення беззнакових чисел	8	-
1111	Мікро-програмний	ділення знакових чисел	4	-

Рекомендований порядок виконання завдання курсового проекту:

1. Розробка алгоритму операції, що реалізує функціональний пристрій.
2. Визначаємо формат мікрокоманди автомата. Визначаємо максимальну кількість станів автомату.
3. Відповідно до типу функціонального вузла будуємо функціональну схему заданого вузла.
4. Вибираємо мікросхеми серії 7476, на яких буде реалізуватись схема електрична принципова.

5. На основі зробленого вибору розробляється схема електрична принципова
6. Проаналізувати схему розробленого вузла ЕОМ за наступними параметрами:
 - кількість логічних елементів; кількість корпусів мікросхем;
 - усереднене значення часу затримки для кожної з використовуваних мікросхем;
 - максимальне значення часу затримки для кожної з використовуваних мікросхем;
 - середній та максимальний час затримки сигналів у розробленій схемі;
 - споживана потужність кожної з використовуваних мікросхем;
 - загальна активна потужність схеми.
7. Визначити максимальну частоту, при якій розроблена схема зберігає роботу здатність.

Результатом виконання курсового проєкта є комплект проєктної документації, який відповідає державним стандартам, який включає наступні складові:

1. Розробка алгоритму виконання заданої операції.
2. Опис розробленого формату мікропрограми.
3. Текст мікропрограми.
4. Граф станів автомата відповідно до мікропрограми (для варіантів $d_0=1$).
8. Схема структурна та функціональна електричні та опис їх роботи.
9. Схема принципова електрична та опис роботи при виконанні заданої операції.
10. Часова діаграма роботи спроектованого вузла при виконанні операції для вибраних для прикладу операндів (для варіантів $d_0=0$).

3. МЕТОДИ НАВЧАННЯ

Лекції проводяться, в основному, з використанням словесних, наочних, проблемно-пошукових методів; практичні та лабораторні заняття проводяться пояснювально-ілюстративними методами, практичними та частково-пошуковими методами; самостійна робота передбачає виконання індивідуальних завдань із залученням практичних, дослідницьких, частково-пошукових методів.

4. ФОРМИ І МЕТОДИ ОЦІНЮВАННЯ РЕЗУЛЬТАТІВ НАВЧАННЯ

Поточний контроль здійснюється під час лекційних, практичних та лабораторних занять, а також у дні проведення контрольних заходів, встановлених робочим планом дисципліни. Семестровий контроль проводиться у формі захисту курсового проєкту та іспиту. При цьому при виведенні остаточної оцінки враховуються результати поточного контролю.

Кожний вид роботи з дисципліни оцінюється за чотирибальною шкалою. Семестрова підсумкова оцінка визначається як середньозважена з усіх видів навчальної роботи, виконаних і зданих позитивно з врахуванням коефіцієнта вагомості. Вагові коефіцієнти змінюються залежно від структури дисципліни і важливості окремих її видів робіт. Студент, який набрав позитивний середньозважений бал за поточну роботу і не здав підсумковий контрольний захід (іспит), вважається невстигаючим.

При оцінюванні знань студентів використовуються різні засоби контролю, зокрема: усне опитування перед допуском до виконання лабораторної та практичної робіт – здійснюється на їх початку; засвоєння теоретичного матеріалу з тем перевіряється тестовим контролем; якість виконання, набуття теоретичних знань і практичних навичок перевіряється шляхом захисту кожної лабораторної та практичної роботи, курсового проєкту та індивідуального завдання згідно з робочою програмою дисципліни і робочим навчальним планом.

При оцінюванні знань студентів викладач керується такими критеріями.

Оцінку „відмінно”, за шкалою ECTS – А, отримує студент за глибоке і повне опанування змісту навчального матеріалу, в якому він легко орієнтується, понятійного апарату, за уміння зв'язувати теорію з практикою, вирішувати практичні завдання, висловлювати і обґрунтовувати свої судження. Відмінна оцінка передбачає грамотний, логічний виклад відповіді (як в усній, так і в письмовій формі), якісне зовнішнє оформлення. Студент повинен набути практичних навичок із мінімізації перемикальних функцій, синтезу і

аналізу цифрових автоматів та цифрових автоматів з пам'яттю, подання чисел у різних системах числення, розроблення алгоритмів виконання основних арифметичних та алгебраїчних операцій над числами з фіксованою та плаваючою комою. Оцінка "відмінно" виставляється студенту, який вміє раціонально застосувати основні принципи і методи комп'ютерної логіки та арифметики та вміє ними користуватися при складанні алгоритмів та програм. Студент не повинен вагатися при видозміні запитання, повинен робити детальні та узагальнюючі висновки.

Оцінку „добре”, за шкалою ECTS – B, отримує студент за повне засвоєння навчального матеріалу, володіння понятійним апаратом, орієнтування у вивченому матеріалі, свідоме використання знань для вирішення практичних завдань, грамотний виклад відповіді, але у змісті і формі відповіді мали місце окремі неточності (похибки), нечіткі формулювання закономірностей тощо. Відповідь студента повинна будуватись на основі самостійного мислення.

Оцінку „добре”, за шкалою ECTS – C, отримує студент за правильну відповідь з однією-двома суттєвими помилками.

Оцінки "задовільно", за шкалою ECTS – D, заслуговує студент, який виявив знання основного навчально-програмного матеріалу в обсязі, необхідному для подальшого навчання та практичної діяльності за професією, що справляється з виконанням практичних завдань, передбачених програмою. Як правило, відповідь студента будується на рівні репродуктивного мислення, студент слабо знає структуру курсу, допускає помилки у відповіді, засвоїв і набув практичних навичок у мінімізації перемикальних функцій, синтезі та аналізі цифрових автоматів та цифрових автоматів з пам'яттю, поданні чисел у різних системах числення, розробленні алгоритмів виконання основних арифметичних та алгебраїчних операцій над числами з фіксованою та плаваючою комою, але допустив неточності. Вагається при відповіді на видозмінене запитання, разом з тим студент володіє знаннями, що дозволяють йому під керівництвом викладача усунути неточності у відповіді.

Оцінки "задовільно", за шкалою ECTS – E, заслуговує студент за неповне опанування програмного матеріалу, але отримані знання і набуті практичні навички із комп'ютерної логіки та комп'ютерної арифметики.

Оцінка „незадовільно”, за шкалою ECTS – FX, виставляється, коли студент має розрізнені, безсистемні знання, не вміє виділяти головне і другорядне, припускається помилок у визначенні понять, перекручує їх зміст, хаотично і невпевнено викладає матеріал, не може використовувати знання при вирішенні практичних завдань.

Як правило, оцінка "незадовільно", за шкалою ECTS – F, виставляється студенту, який не може продовжити навчання без додаткових знань з курсу.

На основі результатів поточного контролю і підсумкового контрольного заходу виставляється підсумкова семестрова оцінка. На основі аналізу контролю знань викладач удосконалює курс лекцій, звертаючи особливу увагу на ті розділи, чи теми, з яких було найбільше неточних відповідей, що свідчить про методичні чи інші недоліки при висвітленні вказаних тем або розділів.

Аналогічно вносяться корективи в методичні посібники для лабораторних та практичних робіт, курсового проектування, детальніше розглядаються принципові питання при виконанні лабораторних та практичних робіт, курсового проекту та їх захисті.

Структурування дисципліни за видами робіт і оцінювання результатів навчання студентів за ваговими коефіцієнтами

Аудиторна робота		Самостійна, індивідуальна робота		Форма семестрового контролю
Лабораторні роботи №1-7:	Практичні роботи №1-6	Тестовий контроль:	Контрольна робота	іспит
5 семестр				
1-7	1-6	Т 1-7	Т 8-16	1
ВК:	0,25	0,1	0,25	0,4

Примітка: Т – тема що виноситься на тестовий контроль; ВК – ваговий коефіцієнт;

Структурування курсового проектування для дисципліни за видами робіт і оцінювання результатів курсового проектування студентів у семестрі за ваговими коефіцієнтами

Самостійна, індивідуальна робота						Підсумковий контроль
5 семестр						
Етап виконання №:						Захист
1	2	3	4	5	6	
ВК:	0,8					0,2

Умовні позначення: Т – тема дисципліни; ВК – ваговий коефіцієнт.

Оцінювання тестових завдань. Тематичний тест для кожного студента складається з двадцяти тестових завдань, кожне з яких оцінюється одним балом. Максимальна сума балів, яку може набрати студент, складає 20.

Оцінювання здійснюється за чотирибальною шкалою.

Відповідність набраних балів за тестове завдання оцінці, що виставляється студенту, представлена у нижченаведеній таблиці.

Сума балів за тестове завдання	1–11	12–14	15–18	19-20
Оцінка	2	3	4	5

Тестування проводиться з використанням модульного середовища для навчання MOODLE. Правильні відповіді студент реєструє в он-лайн режимі в модульному середовищі MOODLE. Викладач виставляє результати тестування згідно журналу оцінок модульного середовища MOODLE.

Підсумкова семестрова оцінка за національною шкалою і шкалою ЄКТС встановлюється в автоматизованому режимі після внесення усіх оцінок до електронного журналу. Співвідношення вітчизняної шкали оцінювання і шкали оцінювання ЄКТС наведені у наступній таблиці.

Співвідношення вітчизняної шкали оцінювання і шкали оцінювання ЄКТС

Оцінка ECTS	Інтегральна шкала балів	Вітчизняна оцінка	
A	4,75–5,00	5	ВІДМІННО – глибоке і повне опанування навчального матеріалу і виявлення відповідних умінь та навиків
B	4,25–4,74	4	ДОБРЕ – повне знання навчального матеріалу з кількома незначними помилками
C	3,75–4,24	4	ДОБРЕ – в загальному правильна відповідь з однією суттєвою помилкою
D	3,25–3,74	3	ЗАДОВІЛЬНО – неповне опанування програмного матеріалу, але достатнє для практичної діяльності за професією
E	3,00–3,24	3	ЗАДОВІЛЬНО – неповне опанування програмного матеріалу, що задовольняє мінімальні критерії оцінювання
FX	2,00–2,99	2	НЕЗАДОВІЛЬНО – безсистемність одержаних знань і неможливість продовжити навчання без додаткових знань з дисципліни
F	0,00–1,99	2	НЕЗАДОВІЛЬНО – необхідна серйозна подальша робота і повторне вивчення дисципліни

5. ПИТАННЯ ДЛЯ САМОКОНТРОЛЮ СТУДЕНТІВ ФОРМ НАВЧАННЯ

1. Визначення комбінаційної схеми.
2. Визначення послідовної схеми.
3. Класифікація тригерних схем за способом синхронізації.
4. Поняття активності сигналу.
5. Параметри цифрового імпульсу.
6. Вплив параметрів імпульса на роботу цифрової схеми.
7. Визначення дешифратора.
8. Призначення дешифратора, його принцип роботи
9. Класифікація дешифраторів.
10. Синтез лінійних дешифраторів.
11. Визначення логічної формули для будь-якого виходу дешифратора без використання таблиці істинності.
12. Синтез неповних дешифраторів.
13. Способи реалізації синхронних дешифраторів.
14. Пірамідальні дешифратори.
15. Визначення номерів виходів пірамідальних дешифраторів.
16. Матричні дешифратори.
17. Структурна схема матричних дешифраторів.
18. Синтез матричних дешифраторів.
19. Визначення номерів виходів матричних дешифраторів.
20. Порівняльний аналіз лінійних, пірамідальних і матричних дешифраторів за швидкістю і за апаратними затратами.
21. Синтез дешифраторів на базі дешифраторів.
22. Визначення номерів виходів підсумкового дешифратора.
23. Реалізація логічних функцій на базі дешифраторів.
24. Визначення шифраторів.
25. Синтез шифраторів.
26. Недоліки шифраторів.
27. Структурна схема пріоритетного шифратора.
28. Синтез схеми виділення пріоритету.
29. Дисципліни виділення пріоритету в шифраторах.
30. Паралельна схеми виділення пріоритету.
31. Послідовна схеми виділення пріоритету.
32. Порівняльний аналіз схем виділення пріоритету.
33. Визначення мультиплексорів.
34. В чому полягає призначення мультиплексорів?
35. Структурний склад і принцип роботи мультиплексорів?
36. Синтез мультиплексорів на базі булевих елементів.
37. Реалізація логічних функцій на базі мультиплексорів.
38. Методи синтезу мультиплексорів на базі мультиплексорів.
39. Синтез мультиплексорів за допомогою каскадного з'єднання базових мультиплексорів.
40. Визначення номеру входів мультиплексорів при використанні каскадного з'єднання базових мультиплексорів.
41. Синтез мультиплексорів з використанням дешифраторів і лінійної структури базових мультиплексорів.

42. Визначення номеру входів мультиплексорів з використанням дешифраторів і лінійної структури базових мультиплексорів.
43. Структурна схема регістра з керованою синхронізацією.
44. Структурна схема регістра з некерованою синхронізацією.
45. Синтез регістрів з керованою синхронізацією на базі тригерів.
46. Синтез регістрів з некерованою синхронізацією на базі тригерів.
47. Які функції виконує регістр?
48. Які етапи включає синтез багатофункціонального регістру?
49. Яке призначення системи синхронізації багатофункціональних регістрів?
50. Різновиди регістрів і їх структурних організацій.
51. Побудувати часові діаграми заданого регістру.
52. Які типи зсувів використовуються в регістрах?
53. Принцип функціонування синхронних тригерів.
54. Кон'юнктиві і диз'юнктивні групи входів.
55. Як розрахувати час перемикання тригера?
56. Як правильно виміряти час перемикання тригера?
57. Принцип функціонування D-тригера.
58. В чому різниця між принципами роботи асинхронних і синхронних одноканальних тригерів?
59. Поняття «захват сигналу».
60. Поняття «проскок фронту».
61. Принцип функціонування асинхронного T-тригера.
62. Як розрахувати час підготовки, затримки і витримки тригерів із спрацьовуванням по фронту синхросигналу?
63. Тригери з динамічним керуванням.
64. Логічна схема D-тригера з динамічним керуванням.
65. Що таке час підготовки тригера?
66. Асинхронні входи тригерів.
67. Яку функцію виконують входи DR і DL в базових регістрах?
68. Визначення лічильників.
69. Класифікація лічильників за способом синхронізації.
70. Класифікація лічильників за модулем ліку.
71. Класифікація лічильників за способами організації перенесення між розрядами.
72. Класифікація лічильників за напрямом ліку.
73. Основні параметри лічильників.
74. Визначення поняття «модуль ліку».
75. Визначення кількості тригерів лічильника.
76. Назвіть етапи синтезу асинхронного лічильника з паралельним трактом розповсюдження перенесення?
77. Синтез двійкових лічильників з паралельним трактом розповсюдження перенесення.
78. Недоліки лічильників з паралельним трактом розповсюдження перенесення.
79. Збільшення розрядності лічильників з паралельним трактом розповсюдження перенесення.
80. Синтез двійкових лічильників з послідовним трактом розповсюдження перенесення.
81. Недоліки лічильників з послідовним трактом розповсюдження перенесення.
82. Збільшення розрядності лічильників з послідовним трактом розповсюдження перенесення.
83. Як розраховується період синхронізації синхроімпульсів синхронних лічильників?

84. Чому можлива поява завад в лічильниках з послідовним трактом розповсюдження перенесення?
85. Як визначити максимальну частоту спрацьовування лічильника?
86. Підсумовувальні лічильники з безпосереднім перенесенням.
87. Чим характеризується швидкодія лічильників з безпосереднім зв'язком?
88. Привести часові діаграми заданого лічильника.
89. Синтез лічильників з довільним модулем ліку.
90. Режими роботи лічильників.
91. Лічильники з асинхронним встановленням початкового стану.
92. Недоліки лічильників з асинхронним встановленням початкового стану.
93. Етапи синтезу багатофункціональних лічильників.
94. Синтез реверсивних лічильників.
95. Синтез лічильників з прийомом інформації.
96. Реалізація операцій порівняння в комп'ютерах.
97. Синтез схеми порівняння на рівність двох операндів.
98. Синтез паралельної схеми порівняння на нерівність двох операндів.
99. Реалізація послідовної схеми порівняння на нерівність двох операндів.
100. Мажоритарні схеми.
101. Схеми контролю за парністю і непарністю.
102. Двійковий напівсуматор. Двійковий напіввіднімач.
103. Реалізація мікрооперацій інкремент і декремент на базі напівсуматорів і напіввіднімачів.
104. Реалізація багаторозрядних суматорів.
105. Прискорення операції підсумовування.
106. Організація паралельного перенесення в суматорах.
107. Організація транзитного перенесення в суматорах.
108. Визначення часу затримки суматорів.
109. Суматори з груповим перенесенням.
110. Особливості додавання чисел, представлених у формі з плаваючою комою.
111. Методи прискорення додавання. Простий зсув. Модифікований зсув.
112. Нормалізація. Вирівнювання порядків.
113. Особливості множення чисел, представлених у формі з плаваючою комою.
114. Ділення чисел, представлених у формі з плаваючою комою. Отримання мантиси результату. Отримання порядку результату.
115. Приклади ділення чисел на двійкових суматорах.
116. Операція добування квадратного кореня.
117. Формалізований опис операційного автомату.
118. Закодована мікроопераційна схема алгоритму.
119. Структурна схема операційного автомату.
120. Побудова схеми операційного автомату.
121. Поняття мікропрограмного автомата.
122. Призначення пристрою керування.
123. Розробка системи команд процесора.
124. Поняття мікоманди.
125. Поняття мікропрограми.
126. Побудова систем адресації процесора.
127. Поняття машинного такта.
128. Поняття машинного циклу.
129. Призначення сблока центрального керування.
130. Призначення генератора сигналів.
131. Поняття фазності системи синхронізації.

132. САПР електронних пристроїв.
133. САПР наскрізного проектування.
134. Декомпозиція задач проектування електронних пристроїв.

6. МЕТОДИЧНЕ ЗАБЕЗПЕЧЕННЯ

Навчальний процес з дисципліни «Комп'ютерна схемотехніка» повністю і в достатній кількості забезпечений необхідною навчально-методичною літературою. Зокрема, викладачами кафедри підготовлені:

1. Стецюк В.М. "Комп'ютерна схемотехніка": Методичні вказівки до виконання лабораторних робіт для студентів напряму підготовки «Комп'ютерна інженерія» / В.М.Стецюк. – Хмельницький: ХНУ, 2018. – 94 с.

2. Стецюк В.М. Комп'ютерна схемотехніка: Методичні вказівки до курсового проектування для студентів спеціальності 123 «Комп'ютерна інженерія» / В.М. Стецюк – Хмельницький: ХНУ, 2021р. – 76 с. [електронне видання]

7. РЕКОМЕНДОВАНА ЛІТЕРАТУРА

1. Anand Kumar Fundamentals of Digital Circuits / A. Anand Kumar – Paperback, 2016. – 1100 p.
2. Collier M. Digital Circuit Design: Principles and Practice (Technology Today series) / Michael Collier, Svetlana Bebova, Wendy Wei - CreateSpace Independent Publishing Platform; 1st edition ,2014. - 814 p.
3. D. Harris Digital Design and Computer Architecture / D. Harris, Sarah L. Harris - 2nd Edition, Paperback, 2018 - 791 p.
4. Lavagno L. Electronic Design Automation for IC System Design, Verification, and Testing \ L. Lavagno, Igor L. Markov, G. Martin, Louis K. Scheffer / 2nd Edition, Published April 3, 2018 by CRC Press 664 p.
5. Бабич М. П. Комп'ютерна схемотехніка / М. П. Бабич, І. А. Жуков. – К.: МК–Пресс, 2014. – 508 с.
6. Баженов В.А. Інформатика. Комп'ютерна техніка. Комп'ютерні технології /Баженов В.А., Венгерський П.С., Гарвона В.С. та ін. / Наук. ред. Г.А. Шинкаренко, О.В. Шишов Підручник. — К.: Каравела, 2019. — 592 с.
7. Білинський Й.Й. Цифрова схемотехніка. Електронно - обчислювальні пристрої: навчальний посібник / Білинський Й.Й., Книш Б.П. – Вінниця : ВНТУ, 2021р. – 66 с. ISBN 978-966-641-865-7
8. В.С. Блінцов. Основи проектування спеціалізованих мікроконтролерних та вбудованих комп'ютерних систем для засобів суднової і промислової автоматизації: навчальний посібник. Частина 1. / В.С. Блінцов, Д.О. Жук, М.В. Джангіров, І.Ю. Жук, С.П. Голіков, С.Г. Чорний – К.: Кондор-Видавництво, 2014. – 348 с.
9. Ванін В.В. Оформлення конструкторської документації / Ванін В.В., Блюк А.В., Гнітецька Г.О. Навчальний посібник. — К.: Каравела, 2018. - 200 с.
10. Гавриленко С.Ю. Теорія цифрових автоматів та формальних мов. Вступний курс : навч. посібник / Гавриленко С. Ю., Клименко А. М., Любченко Н.Ю. та ін. – Харків : НТУ "ХПІ", 2011. – 176 с.
11. Гавриленко С.Ю. Логіка дискретних автоматів: навч.-метод. посіб./ Гавриленко С.Ю., Клименко А.М., Носков В.І. – Харків: НТУ "ХПІ", 2014. – 129 с. ISBN 978-966-8944-74-1
12. Говорущенко Т. О. Комп'ютерна логіка: практикум : навчальний посібник. – Хмельницький: Хмельницький національний університет, 2018. 294 с.
13. ДСТУ 3212-95. Мікросхеми інтегровані. Класифікація та система умовних позначень.
14. ДСТУ 2399-94. Системи обробки інформації. Логічні пристрої, схеми, сигнали. Терміни та визначення.
15. ДСТУ 2383-94. Мікросхеми інтегровані. Терміни, визначення та літерні позначення електричних параметрів.
16. ДСТУ 2533-94. Системи обробки інформації. Арифметичні та логічні операції. Терміни та визначення.
17. Елементна база радіоелектронної апаратури: В 4 ч. Ч. 4. Основи мікроелектроніки : навч. посіб. для студ. спеціальності 172 «Телекомунікації та радіотехніка» / КПІ ім. Ігоря

- Сікорського; уклад.: Піддубний В.О., Товкач І.О. – Київ : КПІ ім. Ігоря Сікорського, 2021. – 119 с.
18. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ \Злобін Г.Г., Рикалюк Р.Є. Навчальний посібник. — К.: Каравела, 2018. — 224 с.
 19. Пастушок І.М. Комп'ютерна схемотехніка та архітектура комп'ютерів. Конспект лекцій для студентів спеціальності 5.05010101 «Обслуговування програмних систем і комплексів» денної форми навчання / Пастушок І.М. – Ковель: КПЕК Луцького НТУ, 2014. – 186 с.
 20. Тітова В.Ю. Проектування складових архітектури комп'ютерів мовою VHDL. Навчальний посібник. Хмельницький. ФОП Гонта, 2018р. - 265с.
 21. Верьовкін Л.Л. Цифрова схемотехніка : підручник для студ. техн. вузів і коледжів : / Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л.; ЗДІА. - Запоріжжя : ЗДІА, 2016. - 213 с. - ISBN 978-617-685-023-6
 22. Кравченко Ю.В. Архітектура комп'ютера. Частина 1: навчальний посібник/ Кравченко Ю.В., Лещенко О.О., Герасименко О.Ю., Труш О.В., Дахно Н.Б. - КНУ імені Тараса Шевченка, — К.: Каравела, 2022. – 259 с.
 23. Кравченко Ю.В. Архітектура комп'ютера. Частина 2. Навчальний посібник. Затв. ВР КНУ ім. Тараса Шевченка. /Кравченко Ю.В., Лещенко О.О., Герасименко О.Ю., Труш О.В., Дахно Н.Б. — К.: Каравела, 2022 р. 240 с.
 24. Лопаткін А.В. Проектування друкованих плат в Altium Designer. Друге видання - К.: Каравела, 2016, 400с. ISBN 978-5-97060-509-7
 25. Матвієнко М.П., Розен В.П. Комп'ютерна схемотехніка. Навчальний посібник - Київ: Видавництво Ліра-К, 2015. – 192 с.
 26. Матвієнко М.П. Комп'ютерна логіка. Підручник. Вид. 2-ге перероб. та доп. – Київ : Видавництво Ліра-К, 2017. – 324 с.
 27. Матвієнко М.П. Проектування цифрових пристроїв. Підручник - К.: Видавництво Ліра-К, 2018. - 288 с. ISBN 966-2609-09- 7.
 28. Моделювання й аналіз схем в Electronics Workbench [електронний ресурс]. - Режим доступу: <https://vseosvita.ua/library/modeluvanna-j-analiz-shem-v-electronics-workbench-8301.html>
 29. Чегринець В.М., Руденко Н.В. Комп'ютер та комп'ютерна арифметика \ Чегринець В.М., Руденко Н.В. \ – К.: Державний Університет Телекомунікацій, Навчальнонауковий Інститут Телекомунікацій та Інформатизації, 2016. – 120 с.

8. ІНФОРМАЦІЙНІ РЕСУРСИ

Електронний університет:

1. Модульне середовище для навчання (розміщені усі необхідні матеріали з дисципліни, в тому числі тестові завдання для поточного та семестрового контролю знань).
2. Електронна бібліотека університету.