

ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Факультет інформаційних технологій

Кафедра комп'ютерної інженерії та інформаційних систем

Навчальна дисципліна **Комп'ютерна схемотехніка та системи автоматизованого проектування**

Освітньо- професійна програма **Комп'ютерна інженерія та програмування**

Рівень вищої освіти **перший (бакалаврський повної ф.н.)**

Загальна інформація

Позиція	Зміст інформації
Викладач(и)	Стецюк Василь Миколайович
Профайл викладача	http://kiis.khmn.u.edu.ua/personnel/steczyuk-vasyl-vykolajovych/
E-mail викладача(ів)	swmuau@gmail.com
Контактний телефон	заповнюється за домовленістю
Сторінка дисципліни в ІСУ	https://msn.khmn.u.edu.ua/course/view.php?id=7541
Навчальний рік	2024-2025
Консультації	Очні: вівторок, 6-а пара, В\ТКМ; четверг, 6-а пара, В\ТКМ; онлайн: за необхідністю та попередньою домовленістю

Характеристика дисципліни

Статус дисципліни	Форма здобуття освіти	Курс	Семестр	Загальне навантаження		Кількість годин						Форма семестрового контролю			
				Кредити ЄКТС	Години	Аудиторні заняття				Індивідуальна робота студента	Самостійна робота, в т.ч. ІРС	Курсовий проект	Курсова робота	Залік	Іспит
						Разом	Лекції	Лабораторні роботи	Практичні заняття						
О	ОД	3	5	7.0	210	68	17	34	17		142	-	-		+

Анотація дисципліни

Дисципліна "Комп'ютерна схемотехніка та системи автоматизованого проектування" викладається для здобувачів першого (бакалаврського рівня) рівня вищої освіти денної форми навчання спеціальності "Комп'ютерна інженерія". Дисципліна "Комп'ютерна схемотехніка та системи автоматизованого проектування" відноситься до циклу дисциплін професійної підготовки, забезпечує базову підготовку бакалаврів галузі інформаційних технологій, займає провідне місце в підготовці бакалаврів комп'ютерної інженерії та програмування.

Преквізити: Фізика, Теорія електричних та магнітних кіл; Системне програмування та Інтернет речей; Комп'ютерна логіка.

Кореквізити: Архітектура комп'ютерів; Комп'ютерні та кіберфізичні системи; Комп'ютерні мережі, системне адміністрування та кібербезпека.

Завдання дисципліни. Надати студентам знань, навичок і умінь, що забезпечують їх спроможність рішення фахових завдань з аналізу та розробки комп'ютерних та інших цифрових пристроїв із застосуванням методів комп'ютерної схемотехніки, формування уміння застосовувати отриманні знання в процесі аналізу функціонування комп'ютерів.

Компетентності, на формування яких спрямовано ОК:

Інтегральна компонента – Здатність розв'язувати складні спеціалізовані задачі та практичні проблеми під час професійної діяльності в комп'ютерній галузі або навчання, що передбачає застосування теорій та методів комп'ютерної інженерії і характеризується комплексністю та невизначеністю умов

ЗК1 – Здатність до абстрактного мислення, аналізу і синтезу

ЗК2 – Здатність вчитися і оволодівати сучасними знаннями

ЗК3 – Здатність застосовувати знання у практичних ситуаціях

ЗК4 – Здатність спілкуватися державною мовою як усно, так і письмово

ЗК7 – Вміння виявляти, ставити та вирішувати проблеми

ЗК11 – Здатність до розуміння предметної галузі та професійної діяльності

ЗК12 – Здатність використовувати інформаційні та комунікаційні технології

ЗК13 – Здатність розв'язувати поставлені задачі та приймати відповідні рішення

ФК1 – Здатність застосовувати законодавчу та нормативно-правову базу, а також державні та міжнародні вимоги, практики і стандарти з метою здійснення професійної діяльності в галузі комп'ютерної інженерії

ФК5 – Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп'ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо.

ФК12 – Здатність ідентифікувати, класифікувати та описувати роботу програмно-технічних засобів, комп'ютерних систем та кіберфізичних систем, мереж та їхніх компонентів шляхом використання аналітичних методів і методів моделювання

ФК14 – Здатність проектувати системи та їхні компоненти з урахуванням усіх аспектів їх життєвого циклу та поставленої задачі, включаючи створення, налаштування, експлуатацію, технічне обслуговування та утилізацію

ФК15 – Здатність аргументувати вибір методів розв'язування спеціалізованих задач, критично оцінювати отримані результати та захищати прийняті рішення

ФК16 – Здатність до аналізу, синтезу і оптимізації комп'ютерних та інформаційних технологій з використанням математичних моделей і методів

ФК17 – Здатність забезпечувати проектування та розроблення якісних програмних і технічних засобів комп'ютерних систем та мереж

Тематичний і календарний план вивчення дисципліни

№ тижня	Тема лекції	Тема практичної роботи	Тема лабораторної роботи	Самостійна робота студента		
				зміст	год.	літ.
1	Тема 1. Вступ. Поняття архітектури ЕОМ. Параметри імпульса.			Опрацювання лекційного матеріалу по темі 1, підготовка до виконання лабораторної № 1	8	[1,3,7,18-20,22,23]
2	Тема 2. Базові вузли ЕОМ. Перетворювачі кодів.	<i>Практична робота №1.</i> Логічні елементи з відкритим колектором в цифрових схемах. Розрахунок елементів схеми. Літ.: [5-	Лабораторна робота № 1 «Дослідження перетворювачів кодів.» Літ.: [5-7,12-17,19]	Опрацювання лекційного матеріалу по темі 2, підготовка до захисту лабораторної роботи №1 та виконання роботи №2	8	[5-7,12-17,19]

		7,12-17,19]			
3	Тема 3. Мультиплексори та демультіплексори			Опрацювання лекційного матеріалу по темі 3, підготовка до захисту лабораторної роботи №2	8 [5-7,12-17,19]
4	Тема 4. Комбінаційні суматори.	<i>Практична робота №2.</i> Розрахунок швидкодії матричного дешифратора в збудженому базисі. Літ.: [5-7,12-17,19]	Лабораторна робота №2 «Дослідження пірамідального дешифратора» Літ.: [5-7,12-17,19]	Опрацювання лекційного матеріалу по темі 4, підготовка до захисту виконання лабораторної роботи №3	10 [13-17,21,27,29]
5	Тема 5. Цифрові компаратори.			Опрацювання лекційного матеріалу по темі 5, продовження підготовки до захисту лабораторної роботи №3 та виконання роботи №4	8 [13-17,21,27,29]
6	Тема 6. Послідовні схеми базових вузлів ЕОМ. Регістри.	<i>Практична робота №3.</i> Синтез схеми регістра зсуву в заданому базисі. Літ.: [5-7,12-17,19]	Лабораторна робота №3 «Дослідження матричного дешифратора» Літ.: [5-7,12-17,19]	Опрацювання лекційного матеріалу по темі 5, підготовка до захисту лабораторної роботи №4	12 [13-17,21,27,29]
7	Тема 7. Лічильники.			Опрацювання лекційного матеріалу по темі 7, підготовка виконання роботи №5, та до тестування з тем 1-7.	12 [13-17,21,27,29]
8	Тема 8. Нагромаджуючий суматор.		Лабораторна робота №4 «Дослідження багатоканальних мультиплексорів і демультіплексорів» Літ.: [5-7,12-17,19]	Опрацювання лекційного матеріалу по темі 8, підготовка до захисту лабораторної роботи №5 та виконання роботи №6	8 [13-17,21,27,29]
9	Тема 9. Арифметико-логічний пристрій. Реалізація операцій.	<i>Практична робота №4.</i> Розробка арифметико-логічного пристрою для заданої операції з заданою розрядністю. Літ.: [1,4,7,13-17,26-29]		Опрацювання лекційного матеріалу по темі 8, підготовка до захисту лабораторної роботи №6	7 [1,4,7,13-17,26-29]
10			Лабораторна	Опрацювання	7 [1,4,7,13-

			робота №5 «Дослідження паралельного суматора із схемою прискорення перенесення» Літ.: [1,4,7,13-17,26-29]	лекційного матеріалу по темі 9, підготовка до виконання роботи №7	17,26-29]
11				Опрацювання лекційного матеріалу по темі 9, підготовка до захисту лабораторної роботи №7 та виконання роботи №8	7 [1,4,7,13-17,26-29]
12	Тема 10. Пристрої керування. Мікропрограми автомати	<i>Практична робота №5.</i> Розробка мікропрограми автоматичного автомата для заданої операції [4,6,10,11,13-17,23,29]	Лабораторна робота №6 «Дослідження паралельного цифрового компаратора» Літ.: [5-7,12-17,19]	Опрацювання лекційного матеріалу по темі 9, підготовка до захисту лабораторної роботи №8	7 [4,6,10,11,13-17,23,29]
13	Тема 11. Побудова блоків керування операціями. Система команд процесора.			Опрацювання лекційного матеріалу по темі 10	7 [4,6,10,11,13-17,23,29]
14			Лабораторна робота №7 «Дослідження реверсивного регістра» Літ.: [5-7,12-17,19]	Опрацювання лекційного матеріалу, підготовка до практичної роботи №6 та виконання роботи №10	7 [4,6,10,11,13-17,23,29]
15	Тема 12. Блок центрального керування ЕОМ.	<i>Практична робота №6.</i> Розробка функціональної схеми центрального керування ЕОМ. Літ.: [4,6,10,11,13-17,23,29]		Опрацювання лекційного матеріалу по темі 12	10 [4,6,10,11,13-17,23,29]
16	Тема 13. Системи автоматизованого проектування електронних пристроїв ЕОМ.		Лабораторна робота №8 «Дослідження лічильника з довільним коефіцієнтом лічби» Літ.: [5-7,12-17,19]	Опрацювання лекційного матеріалу по темі 13, підготовка до тестування з тем 8-13	8 [4,6,10,11,13-17,23,29]
17		Залікове заняття	Залікове заняття	Підготовка до захисту курсового проєкта	8 [3,4,7,20,24,27]

Примітка: * Лекції, практичні заняття проводяться по дві години; лабораторні заняття проводяться по 4 години; послідовність проведення занять визначається розкладом (може не відповідати нумерованим тижням)

Передбачено курсовий проєкт, на який виносяться виконання індивідуального завдання на тему „Проектування арифметико логічного пристрою ЕОМ ” із захистом його на 14-17-ому тижнях. Керівництво самостійною роботою та контроль за виконанням індивідуального завдання здійснює викладач згідно з розкладом консультацій у позаурочний час.

Індивідуальні завдання утворюються в залежності від номеру власного студентського квитка. Уточнення завдання і виконання КП проводиться в наступному порядку:

1. Визначаємо двійкову послідовність $d_4 - d_0$. Її значення визначається, як значення п'яти молодших розрядів у двійковій формі номера студентського квитка.
2. По табл.1 визначаємо тип функціонального вузла ЕОМ, проектування якого є завданням курсового тпроекта.
3. Уточнюємо параметри функціонального вузла у відповідно до інформації вказаної в таблиці 1.

Табл.1. Визначення типу функціонального пристрою.

d_0	Тип функціонального вузла ЕОМ	Уточнення параметрів функціонального вузла.
0	Арифметико-логічний пристрій (АЛП)	Табл.2
1	Пристрій керування для АЛП	Табл. 3

Табл. 2. Параметри арифметико-логічного пристрою ($d_0=0$).

Значення $d_4 - d_1$	Тип операції*	Тип суматора	Код представлення операндів	Розрядність операндів
0000	алгебраїчне додавання цілих чисел	паралельний	прямий	16
0001	множення цілих чисел	паралельний	прямий	8
0010	порівняння цілих чисел (більше)	паралельний	прямий	16
0011	порівняння цілих чисел (рівно)	паралельний	прямий	8
0100	порівняння цілих чисел (менше)	паралельний	прямий	16
0101	ділення цілих чисел	паралельний	прямий	16
0110	алгебраїчне додавання цілих чисел	паралельний	двійково-десятковий	8
0111	алгебраїчне додавання цілих чисел	паралельний	додатковий	16
1000	множення цілих чисел	паралельний	додатковий	8
1001	порівняння цілих чисел (більше)	паралельний	додатковий	16
1010	порівняння цілих чисел (рівно)	паралельний	додатковий	8
1011	порівняння цілих чисел (менше)	паралельний	додатковий	16
1100	алгебраїчне додавання цілих чисел	послідовний	прямий	8
1101	алгебраїчне додавання цілих чисел	послідовний	додатковий	8
1110	порівняння цілих чисел (рівно)	послідовний	прямий	16
1111	порівняння цілих чисел (менше)	послідовний	додатковий	8

*Примітка. У всіх операціях контролюється переповнення розрядної сітки.

Табл. 3. Параметри пристрою керування АЛП ($d_0=1$).

Значення $d_4 - d_1$	Тип автомата	Тип операції	Розрядність операндів	Тип елементів пам'яті
0000	Мура	віднімання беззнакових чисел	4	JK-тригер
0001	Мура	віднімання беззнакових чисел	8	D-тригер
0010	Мура	віднімання беззнакових чисел	4	RS-тригер
0011	Мілі	додавання беззнакових чисел	4	JK-тригер
0100	Мілі	додавання беззнакових чисел	8	D-тригер
0101	Мілі	додавання беззнакових чисел	4	RS-тригер
0110	Мура	порівняння беззнакових чисел (рівно)	8	JK-тригер
0111	Мура	порівняння беззнакових чисел (менше)	4	D-тригер
1000	Мілі	порівняння беззнакових чисел (більше)	8	RS-тригер
1001	Мілі	порівняння беззнакових чисел (рівно)	4	JK-тригер
1010	Мікро- програмний	додавання знакових чисел	8	-
1011	Мікро- програмний	віднімання знакових чисел	8	-
1100	Мікро- програмний	порівняння беззнакових чисел (більше)	4	-
1101	Мікро- програмний	ділення беззнакових чисел	4	-
1110	Мікро- програмний	множення беззнакових чисел	8	-
1111	Мікро- програмний	ділення знакових чисел	4	-

Рекомендований порядок виконання завдання курсового проекту:

1. Розробка алгоритму операції, що реалізує функціональний пристрій.
2. Визначаємо формат мікрокоманди автомата. Визначаємо максимальну кількість станів автомата.
3. Відповідно до типу функціонального вузла будемо функціональну схему заданого вузла.
4. Вибираємо мікросхеми серії 7476, на яких буде реалізуватись схема електрична принципова.
5. На основі зробленого вибору розробляється схема електрична принципова
6. Проаналізувати схему розробленого вузла ЕОМ за наступними параметрами:
 - кількість логічних елементів; кількість корпусів мікросхем;
 - усереднене значення часу затримки для кожної з використовуваних мікросхем;
 - максимальне значення часу затримки для кожної з використовуваних мікросхем;
 - середній та максимальний час затримки сигналів у розробленій схемі;
 - споживана потужність кожної з використовуваних мікросхем;
 - загальна активна потужність схеми.
7. Визначити максимальну частоту, при якій розроблена схема зберігає роботу здатність.

Перелік матеріалів для захисту:

1. Розробка алгоритму виконання заданої операції.
2. Опис розробленого формату мікропрограми.
3. Текст мікропрограми.
4. Граф станів автомата відповідно до мікропрограми (для варіантів $d_0=1$).
8. Схема функціональна та опис її роботи.
9. Схема принципова електрична та опис роботи при виконанні заданої операції.
10. Часова діаграма роботи спроектованого вузла при виконанні операції для вибраних для прикладу операндів (для варіантів $d_0=0$).

Політика дисципліни.

Організація освітнього процесу з дисципліни відповідає вимогам положень про організаційне і навчально-методичне забезпечення освітнього процесу, освітній програмі та навчальному плану. Студент зобов'язаний відвідувати лекції, та лабораторні заняття згідно з розкладом, не запізнюватися на заняття, завдання виконувати відповідно до графіка. Пропущене лабораторне заняття студент зобов'язаний опрацювати самостійно у повному обсязі і відзвітувати перед викладачем не пізніше, ніж за тиждень до чергової атестації. До лабораторних занять студент має підготуватися за відповідною темою і проявляти активність.

Критерії оцінювання результатів навчання.

Кожний вид роботи з дисципліни оцінюється за чотирьобальною шкалою.

Семестрова підсумкова оцінка визначається як середньозважена з усіх видів навчальної роботи, виконаних і зданих *позитивно* з врахуванням коефіцієнта вагомості. Вагові коефіцієнти змінюються залежно від структури дисципліни і важливості окремих її видів робіт. Студент, який набрав позитивний середньозважений бал за поточну роботу і не здав підсумковий контрольний захід (іспит), вважається невстигаючим.

При оцінюванні знань студентів використовуються різні засоби контролю, зокрема: усне опитування перед допуском до виконання лабораторної та практичної робіт – здійснюється на їх початку; засвоєння теоретичного матеріалу з тем перевіряється тестовим контролем; якість виконання, набуття теоретичних знань і практичних навичок перевіряється шляхом захисту кожної лабораторної та практичної роботи, курсового проекту та індивідуального завдання згідно з робочою програмою дисципліни і робочим навчальним планом.

Структурування дисципліни за видами робіт і оцінювання результатів навчання студентів денної форми навчання у семестрі за ваговими коефіцієнтами

Аудиторна робота		Самостійна, індивідуальна робота		Форма семестрового контролю
Лабораторні роботи №:	Практичні роботи №	Тестовий контроль:	Контрольна робота	іспит
5 семестр				
1-12	1-6	T1-6	T7-12	1
ВК:	0,25	0,1	0,25	0,4

Примітка: Т – тема що виноситься на тестовий контроль; ВК – ваговий коефіцієнт;

Структурування курсового проектування для дисципліни за видами робіт і оцінювання результатів курсового проектування студентів у семестрі за ваговими коефіцієнтами

Самостійна, індивідуальна робота						Підсумковий контроль
5 семестр						
Етап виконання №:						Захист
1	2	3	4	5	6	
ВК: 0,8						0,2

Примітка.: ВК – ваговий коефіцієнт.

Оцінювання тестових завдань. Тематичний тест для кожного студента складається з десяти тестових завдань, кожне з яких оцінюється одним балом. Максимальна сума балів, яку може набрати студент, складає 10. На тестування відводиться 15 хвилин. Тестування проводиться з використанням модульного середовища для навчання MOODLE.

Оцінювання здійснюється за чотирибальною шкалою.

Відповідність набраних балів за тестове завдання оцінці, що виставляється студенту, представлена у нижченаведеній таблиці.

Сума балів за тестове завдання	1–3	4–6	7–9	10
Оцінка	2	3	4	5

Співвідношення інституційної шкали оцінювання і шкали оцінювання ЄКТС

Оцінка ЄКТС	Інституційна шкала балів	Інституційна оцінка	Критерії оцінювання	
A	4,75-5,00	5	Зараховано	Відмінно – глибоке і повне опанування навчального матеріалу і виявлення відповідних умінь та навиків.
B	4,25-4,74	4		Добре – повне знання навчального матеріалу з кількома незначними помилками.
C	3,75-4,24	4		Добре – в загальному правильна відповідь з двома-трьома суттєвими помилками.
D	3,25-3,74	3		Задовільно – неповне опанування програмного матеріалу, але достатнє для практичної діяльності за професією.
E	3,00-3,24	3		Задовільно – неповне опанування програмного матеріалу, що задовольняє мінімальні критерії оцінювання
FX	2,00-2,99	2	Незараховано	Незадовільно – безсистемність одержаних знань і неможливість продовжити навчання без додаткових знань з дисципліни
F	0,00-1,99	2		Незадовільно – необхідна серйозна подальша робота і повторне вивчення дисципліни.

Питання для підсумкового контролю з дисципліни

1. Визначення комбінаційної схеми.
2. Визначення послідовної схеми.
3. Класифікація тригерних схем за способом синхронізації.
4. Поняття активності сигналу.
5. Параметри цифрового імпульсу.
6. Вплив параметрів імпульса на роботу цифрової схеми.
7. Визначення дешифратора.
8. Призначення дешифратора, його принцип роботи
9. Класифікація дешифраторів.
10. Синтез лінійних дешифраторів.
11. Визначення логічної формули для будь-якого виходу дешифратора без використання таблиці істинності.
12. Синтез неповних дешифраторів.
13. Способи реалізації синхронних дешифраторів.
14. Пірамідальні дешифратори.
15. Визначення номерів виходів пірамідальних дешифраторів.
16. Матричні дешифратори.
17. Структурна схема матричних дешифраторів.

18. Синтез матричних дешифраторів.
19. Визначення номерів виходів матричних дешифраторів.
20. Порівняльний аналіз лінійних, пірамідальних і матричних дешифраторів за швидкодією і за апаратними затратами.
21. Синтез дешифраторів на базі дешифраторів.
22. Визначення номерів виходів підсумкового дешифратора.
23. Реалізація логічних функцій на базі дешифраторів.
24. Визначення шифраторів.
25. Синтез шифраторів.
26. Недоліки шифраторів.
27. Структурна схема пріоритетного шифратора.
28. Синтез схеми виділення пріоритету.
29. Дисципліни виділення пріоритету в шифраторах.
30. Паралельна схеми виділення пріоритету.
31. Послідовна схеми виділення пріоритету.
32. Порівняльний аналіз схем виділення пріоритету.
33. Визначення мультиплексорів.
34. В чому полягає призначення мультиплексорів?
35. Структурний склад і принцип роботи мультиплексорів?
36. Синтез мультиплексорів на базі булевих елементів.
37. Реалізація логічних функцій на базі мультиплексорів.
38. Методи синтезу мультиплексорів на базі мультиплексорів.
39. Синтез мультиплексорів за допомогою каскадного з'єднання базових мультиплексорів.
40. Визначення номеру входів мультиплексорів при використанні каскадного з'єднання базових мультиплексорів.
41. Синтез мультиплексорів з використанням дешифраторів і лінійної структури базових мультиплексорів.
42. Визначення номеру входів мультиплексорів з використанням дешифраторів і лінійної структури базових мультиплексорів.
43. Структурна схема регістра з керованою синхронізацією.
44. Структурна схема регістра з некерованою синхронізацією.
45. Синтез регістрів з керованою синхронізацією на базі тригерів.
46. Синтез регістрів з некерованою синхронізацією на базі тригерів.
47. Які функції виконує регістр?
48. Які етапи включає синтез багатофункціонального регістру?
49. Яке призначення системи синхронізації багатофункціональних регістрів?
50. Різновиди регістрів і їх структурних організацій.
51. Побудувати часові діаграми заданого регістру.
52. Які типи зсувів використовуються в регістрах?
53. Принцип функціонування синхронних тригерів.
54. Кон'юнктиві і диз'юнктивні групи входів.
55. Як розрахувати час перемикання тригера?
56. Як правильно виміряти час перемикання тригера?
57. Принцип функціонування D-тригера.
58. В чому різниця між принципами роботи асинхронних і синхронних одноктактних тригерів?
59. Поняття «захват сигналу».
60. Поняття «проскок фронту».
61. Принцип функціонування асинхронного T-тригера.
62. Як розрахувати час підготовки, затримки і витримки тригерів із спрацюванням по фронту синхросигналу?
63. Тригери з динамічним керуванням.
64. Логічна схема D-тригера з динамічним керуванням.
65. Що таке час підготовки тригера?
66. Асинхронні входи тригерів.
67. Яку функцію виконують входи DR і DL в базових регістрах?

68. Визначення лічильників.
69. Класифікація лічильників за способом синхронізації.
70. Класифікація лічильників за модулем ліку.
71. Класифікація лічильників за способами організації перенесення між розрядами.
72. Класифікація лічильників за напрямом ліку.
73. Основні параметри лічильників.
74. Визначення поняття «модуль ліку».
75. Визначення кількості тригерів лічильника.
76. Назвіть етапи синтезу асинхронного лічильника з паралельним трактом розповсюдження перенесення?
77. Синтез двійкових лічильників з паралельним трактом розповсюдження перенесення.
78. Недоліки лічильників з паралельним трактом розповсюдження перенесення.
79. Збільшення розрядності лічильників з паралельним трактом розповсюдження перенесення.
80. Синтез двійкових лічильників з послідовним трактом розповсюдження перенесення.
81. Недоліки лічильників з послідовним трактом розповсюдження перенесення.
82. Збільшення розрядності лічильників з послідовним трактом розповсюдження перенесення.
83. Як розраховується період синхронізації синхроімпульсів синхронних лічильників?
84. Чому можлива поява завад в лічильниках з послідовним трактом розповсюдження перенесення?
85. Як визначити максимальну частоту спрацьовування лічильника?
86. Підсумовувальні лічильники з безпосереднім перенесенням.
87. Чим характеризується швидкодія лічильників з безпосереднім зв'язком?
88. Привести часові діаграми заданого лічильника.
89. Синтез лічильників з довільним модулем ліку.
90. Режими роботи лічильників.
91. Лічильники з асинхронним встановленням початкового стану.
92. Недоліки лічильників з асинхронним встановленням початкового стану.
93. Етапи синтезу багатофункціональних лічильників.
94. Синтез реверсивних лічильників.
95. Синтез лічильників з прийомом інформації.
96. Реалізація операцій порівняння в комп'ютерах.
97. Синтез схеми порівняння на рівність двох операндів.
98. Синтез паралельної схеми порівняння на нерівність двох операндів.
99. Реалізація послідовної схеми порівняння на нерівність двох операндів.
100. Мажоритарні схеми.
101. Схеми контролю за парністю і непарністю.
102. Двійковий напівсуматор. Двійковий напіввіднімач.
103. Реалізація мікрооперацій інкремент і декремент на базі напівсуматорів і напіввіднімачів.
104. Реалізація багаторозрядних суматорів.
105. Прискорення операції підсумовування.
106. Організація паралельного перенесення в суматорах.
107. Організація транзитного перенесення в суматорах.
108. Визначення часу затримки суматорів.
109. Суматори з груповим перенесенням.
110. Особливості додавання чисел, представлених у формі з плаваючою комою.

111. Методи прискорення додавання. Простий зсув. Модифікований зсув.
112. Нормалізація. Вирівнювання порядків.
113. Особливості множення чисел, представлених у формі з плаваючою комою.
114. Ділення чисел, представлених у формі з плаваючою комою. Отримання мантиси результату. Отримання порядку результату.
115. Приклади ділення чисел на двійкових суматорах.
116. Операція добування квадратного кореня.
117. Формалізований опис операційного автомату.
118. Закодована мікроопераційна схема алгоритму.
119. Структурна схема операційного автомату.
120. Побудова схеми операційного автомату.
121. Поняття мікропрограмного автомата.
122. Призначення пристрою керування.
123. Розробка системи команд процесора.
124. Поняття мікоманди.
125. Поняття мікропрограми.
126. Побудова систем адресації процесора.
127. Поняття машинного такта.
128. Поняття машинного циклу.
129. Призначення сблока центрального керування.
130. Призначення генератора сигналів.
131. Поняття фазності системи синхронізації.
132. САПР електронних пристроїв.
133. САПР наскрізного проектування.
134. Декомпозиція задач проектування електронних пристроїв.

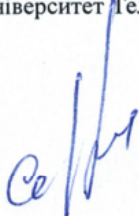
9. МЕТОДИЧНЕ ЗАБЕЗПЕЧЕННЯ

Навчальний процес з дисципліни забезпечений необхідними навчально-методичними розробками в модульному середовищі.

10. РЕКОМЕНДОВАНА ЛІТЕРАТУРА

1. Гавриленко С.Ю. Теорія цифрових автоматів та формальних мов. Вступний курс : навч. посібник / Гавриленко С. Ю., Клименко А. М., Любченко Н.Ю. та ін. – Харків : НТУ "ХПІ", 2021. – 176 с.
2. Г.Л. Лисенко Проектування мікропроцесорних систем: навчальний посібник / Лисенко Г.Л., Цирульник С.М.– Вінниця: ВНТУ, 2020. – 201 с.
3. Елементна база радіоелектронної апаратури: В 4 ч. Ч. 4. Основи мікроелектроніки : навч. посіб. для студ. спеціальності 172 «Телекомунікації та радіотехніка» / КПІ ім. Ігоря Сікорського; уклад.: Піддубний В.О., Товкач І.О. – Київ : КПІ ім. Ігоря Сікорського, 2021. – 119 с.
4. Матвієнко М.П. Комп'ютерна схемотехніка / Матвієнко М.П., Розен В. П. -Навчальний посібник - К.: Видавництво Ліра-К, 2019. - 192с. ISBN 978-966-2609-14-1.
5. Чегренець В.М., Руденко Н.В. Комп'ютер та комп'ютерна арифметика \ Чегренець В.М., Руденко Н.В. \ – К.: Державний Університет Телекомунікацій, Навчальнонауковий Інститут Телекомунікацій та Інформатизації, 2021. – 120 с.

Розробник:



ст. викладач Стецюк В.М.

Погоджено:

Зав. каф. КПС:



к.т.н., доцент Засорнова І.О.

Гарант ОПП «КІП»:

д.т.н., проф. Лисенко С.М.